

⑯ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑯ Offenlegungsschrift
⑯ DE 3743732 A1

⑯ Int. Cl. 4:
H 04J 13/00

DE 3743732 A1

⑯ Aktenzeichen: P 37 43 732.1
⑯ Anmeldetag: 23. 12. 87
⑯ Offenlegungstag: 13. 7. 89

⑯ Anmelder:
ANT Nachrichtentechnik GmbH, 7150 Backnang, DE

⑯ Erfinder:
Lechler, Siegfried, Ing. (grad.), 7154 Althütte, DE

⑯ Verfahren zur Synchronisierung eines Codewortes mit einem empfangenen spektral gespreizten Signal

Bei einem Verfahren zur Synchronisierung eines Codewortes mit einem empfangenen spektral gespreizten Signal, wobei ein Suchvorgang oder eine Nachführregelung jeweils in Abhängigkeit davon aktiviert wird, ob eine Synchronisierung des Codewortes mit dem empfangenen spektral gespreizten Signal vorliegt, wird das Codewort wiederholt in jeweils mehreren unterschiedlichen Phasenlagen erzeugt und mit den unterschiedlichen Phasenlagen jeweils mit dem empfangenen Signal gemischt. Während des Suchvorgangs erfolgen zwischen den wiederholt erzeugten Codewörtern Pausen. Der Suchvorgang wird beendet, wenn in mindestens einer der unterschiedlichen Phasenlagen eine Korrelation zwischen dem Codewort und dem empfangenen Signal festgestellt wird.

DE 3743732 A1

Beschreibung

Die Erfindung betrifft ein Verfahren gemäß dem Oberbegriff des Patentanspruchs 1 sowie Schaltungen zur Durchführung dieses Verfahrens. Ein solches Verfahren ist beispielsweise aus NTZ 28 (1975) H.3, S.79 bis 88 bekannt.

Bei der Übertragung von Nachrichten nach dem Code-Multiplex-Verfahren wird ein bereits mit der Nachricht modulierter Träger mit einem Codewort, dessen Taktfrequenz groß gegenüber der Bandbreite des Nachrichtensignals ist, moduliert, wodurch eine spektrale Spreizung des an sich schmalbandigen mit der Nachricht modulierten Signals erfolgt. Zur empfangsseitigen Rückgewinnung der Nachricht wird die spektrale Spreizung des jeweils gewünschten Signals rückgängig gemacht, wozu ein phasenrichtig synchronisiertes Codewort erforderlich ist. Bei den bekannten Verfahren wird dieses Codewort bei einem Suchvorgang bezüglich des empfangenen Signals derart phasenverschoben, bis eine Übereinstimmung des im empfangenen Signal enthaltenen Codewortes und des im Empfänger erzeugten Codewortes vorliegt. Danach wird der Suchvorgang beendet und eine Nachführregelschleife für die Aufrechterhaltung der Synchronisation während der Nachrichtenübertragung aktiviert.

Die Dauer des Suchvorgangs ist eine quadratische Funktion der Länge des Codewortes. Einerseits sind entsprechend der Länge des Codewortes viele phasenmäßige Zuordnungen zwischen dem erzeugten Codewort und dem in dem empfangenen Signal enthaltenen Codewort möglich. Andererseits dauert die Prüfung auf Korrelation zwischen dem jeweils erzeugten Codewort und dem Codewort im empfangenen Signal umso länger je mehr Bits ein Codewort aufweist. So beträgt beispielsweise die Zeit für einen Suchdurchlauf bei einem 1023 Bit langen Codewort und bei einer Bitperiode von 0,5 μ s 523 ms.

Aufgabe der vorliegenden Erfindung ist es, den Suchvorgang bei der Synchronisierung des Codewortes mit dem empfangenen Signal wesentlich zu verkürzen.

Das erfindungsgemäße Verfahren mit den kennzeichnenden Merkmalen des Hauptanspruchs hat den Vorteil, daß der Suchvorgang gegenüber den bekannten Verfahren erheblich verkürzt werden kann.

Durch die in den Unteransprüchen aufgeführten Maßnahmen sind vorteilhafte Weiterbildungen und Verbesserungen der im Hauptanspruch angegebenen Erfindung und vorteilhafte Schaltungsanordnungen zur Durchführung des erfindungsgemäßen Verfahrens möglich.

Ausführungsbeispiele der Erfindung sind in der Zeichnung anhand mehrerer Figuren dargestellt und in der nachfolgenden Beschreibung näher erläutert. Es zeigt:

Fig. 1 ein Blockschaltbild einer bekannten Schaltungsanordnung für den Suchvorgang.

Fig. 2 eine schematische Darstellung des aus mehreren aufeinander folgenden Codewörtern bestehenden Empfängercodes und des im empfangenen Signal enthaltenen Codes — im folgenden Sendecode genannt.

Fig. 3 ein Blockschaltbild einer ebenfalls bekannten Schaltung zur Nachführregelung.

Fig. 4 Spannungszeitdiagramme von bei der Schaltungsanordnung nach Fig. 3 auftretenden Signalen.

Fig. 5 ein Blockschaltbild einer erfindungsgemäßen Schaltungsanordnung.

Fig. 6 schematische Darstellungen von Signalen, wel-

che bei der Schaltungsanordnung nach Fig. 5 auftreten und

Fig. 7 eine Tabelle für eine in der Schaltungsanordnung nach Fig. 5 enthaltenen Logikschaltung.

5 Gleiche Teile sind in den Figuren mit gleichen Bezugssymbolen versehen. Signale, Schaltungspunkte, an denen sie auftreten, und die entsprechenden Zeitdiagramme sind jeweils mit gleichen Buchstaben bezeichnet.

Fig. 1 stellt diejenigen Teile eines Empfängers für 10 spektral gespreizte Signale dar, welche zur Erläuterung des Suchvorgangs erforderlich sind. Der Schaltung nach Fig. 1 wird bei 1 das empfangene Signal — gegebenenfalls nach einer Frequenzumsetzung in einen Zwischenfrequenzbereich zugeführt und über einen Mischer 2 zur weiteren Auswertung geleitet. Ein bei 3 zugeführtes Taktsignal weist die doppelte Frequenz des Bittaktes auf und wird einerseits einem Eingang einer Und-Schaltung 4 und andererseits einer Logikschaltung 5 zugeführt. Der Logikschaltung ist über einen Eingang 6 ein Schaltsignal zuführbar, welches zum Aktivieren des Suchvorgangs dient. Erfolgt kein Suchvorgang, so ist das Ausgangssignal der Logikschaltung 5 eine Eins, so daß alle Taktimpulse von der Und-Schaltung weitergeleitet werden. Ist der Suchvorgang aktiv, so werden in 20 der Logikschaltung die Taktimpulse gezählt. Nach 2n Taktimpulsen wird die Ausgangsspannung der Logikschaltung 5 für m Taktimpulse auf Null gesetzt. Dabei ist n die Anzahl der Bits eines Codewortes und m die Dauer der Pause zwischen jeweils zwei aufeinanderfolgenden Codewörtern während des Suchvorgangs in halben Bitperioden.

Das Ausgangssignal der Und-Schaltung 4 besteht also 30 aus Impulsen mit doppelter Bitfrequenz, wobei während des Suchvorgangs jeweils nach 2n Impulsen eine Pause von m Impulsen stattfindet. Dieses Signal wird einem Codegenerator 7 zugeführt, dessen wesentlicher Bestandteil ein Schieberegister ist, das mit dem Codewort geladen ist und das mit dem Bittakt getaktet wird. Am Ausgang des Codegenerators 7 steht dann ein serielles Codewort zur Verfügung, das dem Mischer 2 zugeführt wird. Das Ausgangssignal der Und-Schaltung 4 wird im Codegenerator 7 dem Takteingang des Schieberegisters über einen Frequenzteiler zugeführt, mit dessen Hilfe durch Unterdrückung eines jeden zweiten Impulses der Bittakt gewonnen wird.

Bei der schematischen Darstellung gemäß Fig. 2 ist 40 der im Empfänger erzeugte Code (Empfängercode) dem Sendecode gegenübergestellt. Dabei ist das erste Codewort des Empfängercodes gegenüber dem entsprechenden Codewort im Sendecode um eine Bitperiode phasenverschoben. Das zweite Codewort des Empfängercodes ist durch Einfügen einer Codepause von einer halben Bitperiode nur noch um eine halbe Bitperiode gegenüber dem Sendecode phasenverschoben, während 50 die dritten Codewörter übereinstimmen, womit der Suchvorgang beendet werden kann. Die lange Suchzeit hat seine Ursache einerseits darin, daß der Empfängercode von Codewort zu Codewort nur um einen kleinen Betrag verschoben werden kann, damit eine Korrelation mit einer für die Nachführregelung erforderlichen Genauigkeit festgestellt werden kann, und andererseits darin, daß für jede relative Phasenlage des Empfängercodes zum Sendecode bei der Prüfung auf Korrelation die gesamte Codewortdauer zu berücksichtigen ist.

60 Zum weiteren Verständnis der Erfindung wird im folgenden anhand der Fig. 3 und 4 die Nachführregelung erläutert, die sich an den Suchvorgang anschließt. Bei der Schaltungsanordnung nach Fig. 3 sind drei Misch-

vorgesehen, wobei der Misch 2 zur Multiplexdemodulation des bei 1 zugeführten empfangenen Signals dient. An den Misch 2 schließt sich ein Demodulator 11 an, an dessen Ausgang 12 die empfangene Information im Basisband zur Verfügung steht. Bei praktisch ausgeführten Übertragungssystemen nach dem Code-Multiplexverfahren ist der Demodulator 11 ein PSK-Demodulator, wobei PSK für Phasenumtastung steht.

Die weiteren Mischer 13, 14, welchen ebenfalls das empfangene Signal zugeführt wird, sind Teil einer Regelschleife zur Nachführung der Frequenz eines steuerbaren Oszillators 15, der zur Taktung des Codegenerators 16 dient. Der Codegenerator 16 verfügt über drei Ausgänge, an welchen der Code jeweils um eine halbe Bitperiode phasenverschoben ansteht. Dabei wird dem Misch 2 der Code mit der mittleren Phasenlage und den Misichern 13 und 14 der Code mit einer demgegenüber um eine halbe Bitperiode voreilenden bzw. nachelenden Phase zugeführt. Die Regelschleife wird vervollständigt durch zwei den Misichern 13, 14 nachgeschaltete Bandpaßfilter 17, 18, denen jeweils ein Hüllkurvendetektor 19, 20 folgt. Die Ausgangssignale der Hüllkurvendetektoren 19 und 20 werden in einer Subtraktionsschaltung 21 subtrahiert und die entstehende Differenz über ein Tiefpaßfilter 22 einem Steuereingang eines steuerbaren Oszillators 15 als Steuerspannung zugeführt. Eine derartige Regelschleife wird in der angelsächsischen Literatur als Delay-lock-loop bezeichnet.

Fig. 4 zeigt die Amplituden der Ausgangsspannungen der Mischer 2, 13, 14 in Abhängigkeit von der Phasendifferenz zwischen dem Empfängercode und dem Sendecode, wobei die Phasendifferenz in Bitperioden gemessen ist. Entsprechend den Phasenunterschieden der Ausgänge des Codegenerators 16 weist die Ausgangsspannung des Mischers 14 bei $-0,5$ Bit ein Maximum auf, während das Maximum der Ausgangsspannung des Mischers 13 bei $+0,5$ Bit am größten ist. Das Maximum der Ausgangsspannung des Mischers 2 tritt auf, wenn die Phasendifferenz zu null wird.

Die für die Regelung wirksame Funktion ergibt sich durch Subtraktion der Ausgangssignale der Mischer 13 und 14, wobei eine Nachführung zwischen $-0,5$ und $+0,5$ Bit möglich ist.

Bei der Schaltungsanordnung nach Fig. 5 sind die Logikschaltung 5, das Und-Gatter 4 und der Codegenerator 7 in ähnlicher Weise wie bei der Schaltungsanordnung nach Fig. 1 aufgebaut. Das Ausgangssignal des Codegenerators wird in drei Verzögerungsschaltungen 31, 32, 33 nacheinander um jeweils eine halbe Bitperiode verzögert. Die Verzögerungsschaltungen 31, 32, 33 werden mit dem Taktsignal E getaktet. Damit stehen insgesamt vier um jeweils eine halbe Bitperiode gegeneinander phasenverschobene Empfängercodes A, B, C, D zur Verfügung, welche jeweils einem Misch 34, 35, 36, 37 zugeführt werden, die ferner mit dem bei 38 zugeführten empfangenen Signal beaufschlagt sind. Den Misichern ist jeweils in an sich bekannter Weise ein Bandpaß 39, 40, 41, 42 nachgeschaltet, an die sich je ein Schwellwertdetektor 43, 44, 45, 46 anschließt. Die Ausgangssignale G, H, I, K der Schwellwertdetektoren werden in einer Auswerte-Logik 47 ausgewertet. Die Auswertung erfolgt anhand einer in der Auswerte-Logik gespeicherten Tabelle und bewirkt ein Stoppen bzw. Starten des Suchvorgangs, die Zuführung desjenigen der Signale A, B, C oder D , welches mit dem Sendecode korreliert, zum Misch 2 und eine Auswahl der für die Nachführregelung zu verwendenden Signale.

Für die Nachführregelung sind die Ausgänge der

Bandpaßfilter 39 bis 42 mit je einem Hüllkurvendetektor 48, 49, 50, 51 verbunden. Mit Hilfe einer Umschaltseinrichtung 52 können zwei der Ausgänge der Hüllkurvendetektoren 48 bis 51 mit den Eingängen einer Subtraktionsschaltung 21 verbunden werden. Der Ausgang der Subtraktionsschaltung ist – wie im Zusammenhang mit Fig. 3 beschrieben – über ein Tiefpaßfilter 22 mit dem Steuereingang eines steuerbaren Oszillators 15 verbunden, von dessen Ausgang das Taktsignal E über den Umschalter 54 im Falle der Regelung zum Schaltungs punkt 55 geschaltet wird.

Im folgenden wird die Funktion der Schaltungsanordnung nach Fig. 5 unter Bezugnahme auf die Fig. 6 und 7 erläutert. In Fig. 6 ist in Zeile S der Sendecode dargestellt, wobei in fortlaufender Folge Codewörter mit jeweils n Bits gesendet werden. Die Signale A bis D sind jeweils gegeneinander um eine halbe Bitperiode verschoben und in einer zunächst willkürlichen Phasenbeziehung zum Sendecode S . Dadurch wird mit keinem der Mischer 34 bis 37 und der anschließenden Schaltungen eine Korrelation festgestellt, so daß die Signale G bis K den Wert Null aufweisen (siehe Tabelle in Fig. 7). Dadurch wird von der Auswerte-Logik 47 die Logikschaltung 5 zur Unterdrückung des Taktsignals aktiviert, wie es im Zusammenhang mit Fig. 1 beschrieben ist. Durch die somit in den Signalen A bis D entstehenden Lücken werden die Signale A bis D gegenüber dem Sendecode S verschoben. Dadurch, daß mehrere um jeweils eine halbe Bitperiode phasenverschobene Empfängercodes zur Verfügung stehen, können diese von Codewort zu Codewort um mehr als eine halbe Bitperiode verschoben werden. Im dargestellten Ausführungsbeispiel beträgt die Dauer der Unterbrechung zwei Bitperioden.

Sobald sich die Phasenlage eines der Signale A bis D der Phasenlage des Sendecodes nähert, springt mindestens eines der Signale G bis K auf den Wert Eins. Erst wenn mehrere der vier Signale G bis K den Wert Eins erreichen, wenn sich also mehrere der vier Codewörter mit verschiedenen Phasenlagen innerhalb des durch die Kurven gemäß Fig. 4 gegebenen Korrelationsbereichs befinden, wird der Suchvorgang abgebrochen und die Nachführregelung aktiviert. Dazu werden gemäß der Tabelle nach Fig. 7 zwei der vier Ausgangssignale der Hüllkurvendetektoren mit Eingängen der Subtraktionsschaltung 21 verbunden.

Der Code Q , welcher dem Misch 2 zuzuführen ist, wird von einer weiteren Umschaltseinrichtung 53 ausgewählt, die von der Auswerte-Logik 47 ebenfalls nach der Tabelle gemäß Fig. 7 gesteuert wird.

Wie ersichtlich ist, erfolgt die Verkürzung der Suchzeit dadurch, daß anstelle eines ansonsten üblichen Suchkorrelators gleichzeitig vier Korrelatoren suchen. Die Suchzeit wird deshalb auf etwas mehr als ein Viertel verkürzt. Die Anzahl der Suchkorrelatoren ist nicht auf vier beschränkt, es handelt sich um ein Beispiel.

Patentansprüche

1. Verfahren zur Synchronisierung eines Codewortes mit einem empfangenen spektral gespreizten Signal, wobei ein Suchvorgang oder eine Nachführregelung jeweils in Abhängigkeit davon aktiviert wird, ob eine Synchronisierung des Codewortes mit dem empfangenen spektral gespreizten Signal vorliegt, dadurch gekennzeichnet, daß das Codewort wiederholt in jeweils mehreren unterschiedlichen Phasenlagen erzeugt wird und mit den unterschied-

lichen Phasenlagen jeweils mit dem empfangenen Signal gemischt wird, daß während des Suchvorgangs zwischen den wiederholt erzeugten Codewörtern Pausen erfolgen und daß der Suchvorgang beendet wird, wenn in mindestens einer der unterschiedlichen Phasenlagen eine Korrelation zwischen dem Codewort und dem empfangenen Signal festgestellt wird. ⁵

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die unterschiedlichen Phasenlagen ¹⁰ sich jeweils um eine halbe Bitperiode voneinander unterscheiden.

3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, daß das Codewort mit vier unterschiedlichen Phasenlagen erzeugt wird und daß die Pause ¹⁵ zwischen aufeinander folgenden Wiederholungen des Codewortes beim Suchvorgang zwei Bitperioden lang ist.

4. Verfahren nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß nach Beendigung des ²⁰ Suchvorgangs die Mischprodukte derjenigen Codewörter für eine Nachführregelung verwendet werden, welche bezüglich ihrer Phasenlage demjenigen Codewort benachbart sind, welches am Ende des Suchvorgangs mit dem empfangenen Signal ²⁵ korreliert.

5. Schaltungsanordnung zur Durchführung des Verfahrens nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß einem Codegenerator (7) ein unterbrechbares Taktsignal zugeführt ist, das an den Ausgang des Codegenerators (7) mehrere in Reihe geschaltete Verzögerungsschaltungen (31, 32, 33) angeschlossen sind, daß der Ausgang des Codegenerators (7) und die Ausgänge der Verzögerungsschaltungen (31, 32, 33) mit einem ³⁰ ersten Eingang je einer Mischschaltung (34, 35, 36, 37) verbunden sind, deren zweite Eingänge mit dem empfangenen Signal beaufschlagt sind, daß an die Ausgänge der Mischschaltungen (34 bis 37) über je ein Bandpaßfilter (39, 40, 41, 42) je ein Schwellwertdetektor (43, 44, 45, 46) angeschlossen ist und daß die Ausgänge der Schwellwertdetektoren (43 bis ⁴⁰ 46) über eine Logikschaltung (47) mit einer Schaltung (5) zur Unterbrechung der Taktimpulse verbunden sind. ⁴⁵

6. Schaltungsanordnung nach Anspruch 5, dadurch gekennzeichnet, daß die Ausgänge der Bandpaßfilter ferner mit je einem Hüllkurvendetektor (48, 49, 50, 51) verbunden sind und daß die Ausgänge der Hüllkurvendektoren (48 bis 51) über eine Umschalteinrichtung (52) mit einer Subtraktionsschaltung (21) derart verbunden sind, daß in Abhängigkeit von Ausgangssignalen der Logikschaltung (47) jeweils die Ausgangssignale von zwei Hüllkurvendektoren (48 bis 51) mit den Eingängen der Subtraktionsschaltung (21) verbindbar sind. ⁵⁰ ⁵⁵

3743732

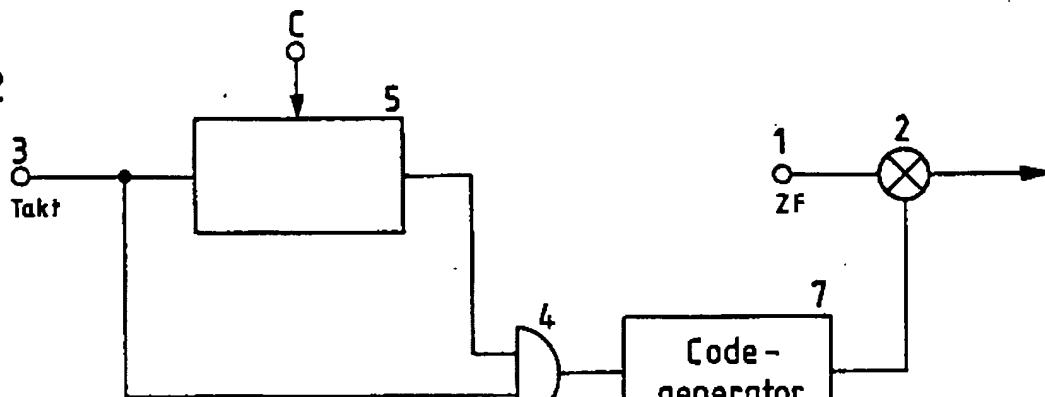


Fig. 1

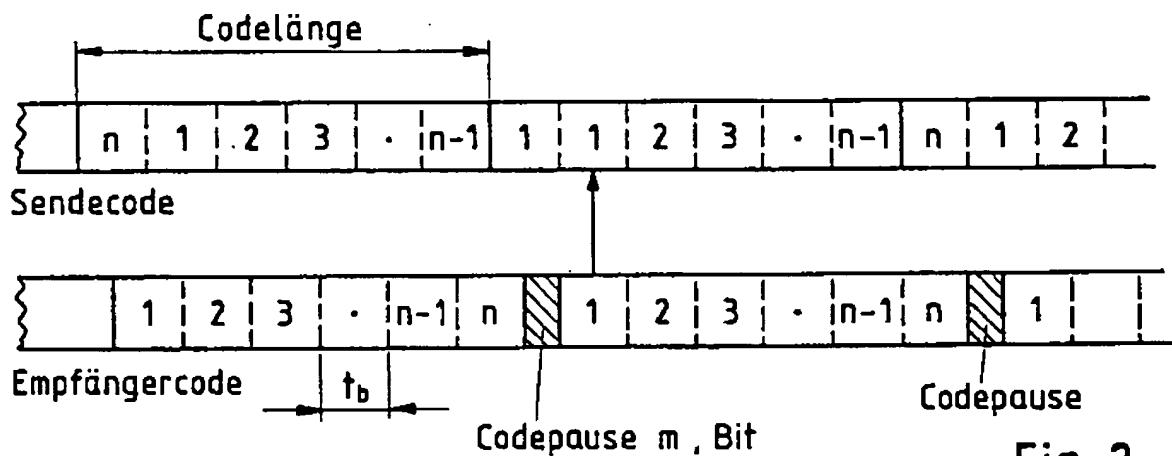


Fig. 2

Code				Track OP	Nutz- kanal
A	B	C	D		
SWD					
G	H	J	K	⊕	⊖
0	0	0	0	-	-
1	0	0	0	-	-
0	1	0	0	-	-
0	0	1	0	-	-
0	0	0	1	-	-
1	1	0	0	L	N
1	1	1	0	L	N
0	1	1	0	M	P
0	1	1	1	M	P
0	0	1	1	M	P

Fig. 7

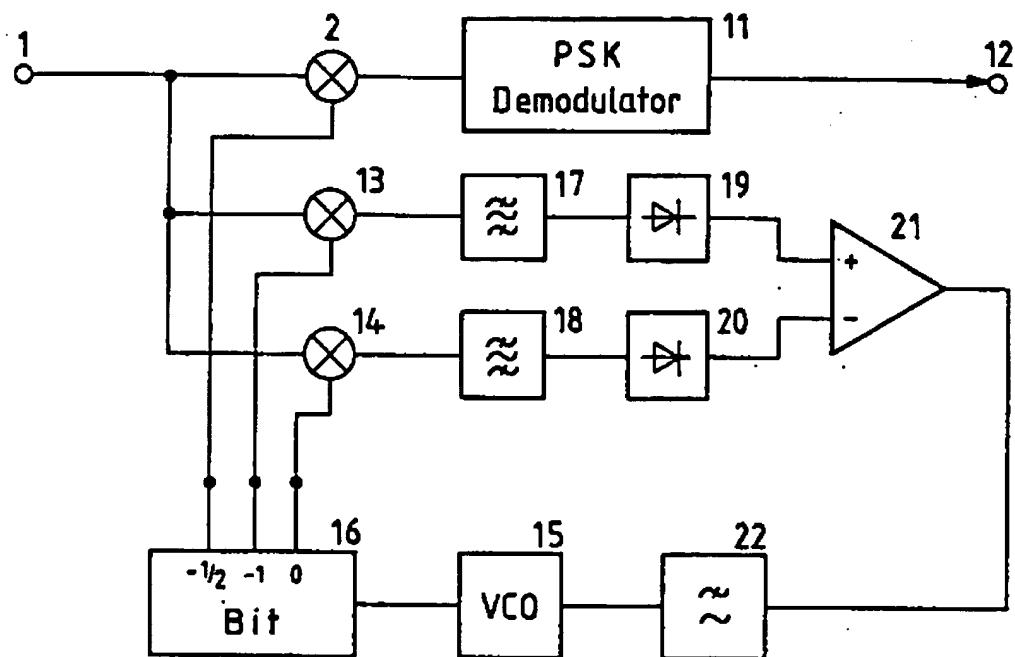


Fig. 3

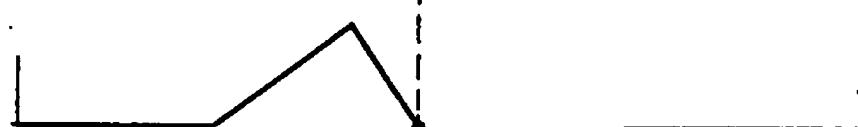
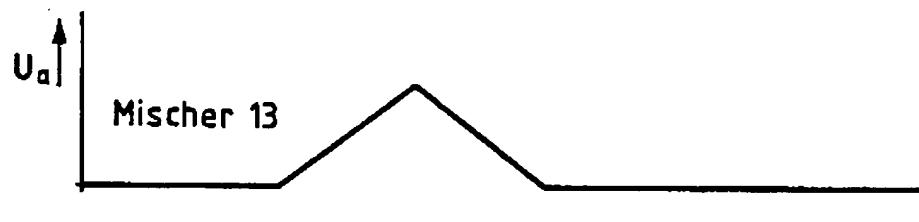


Fig. 4

-1 0 t_1 Δ Bit

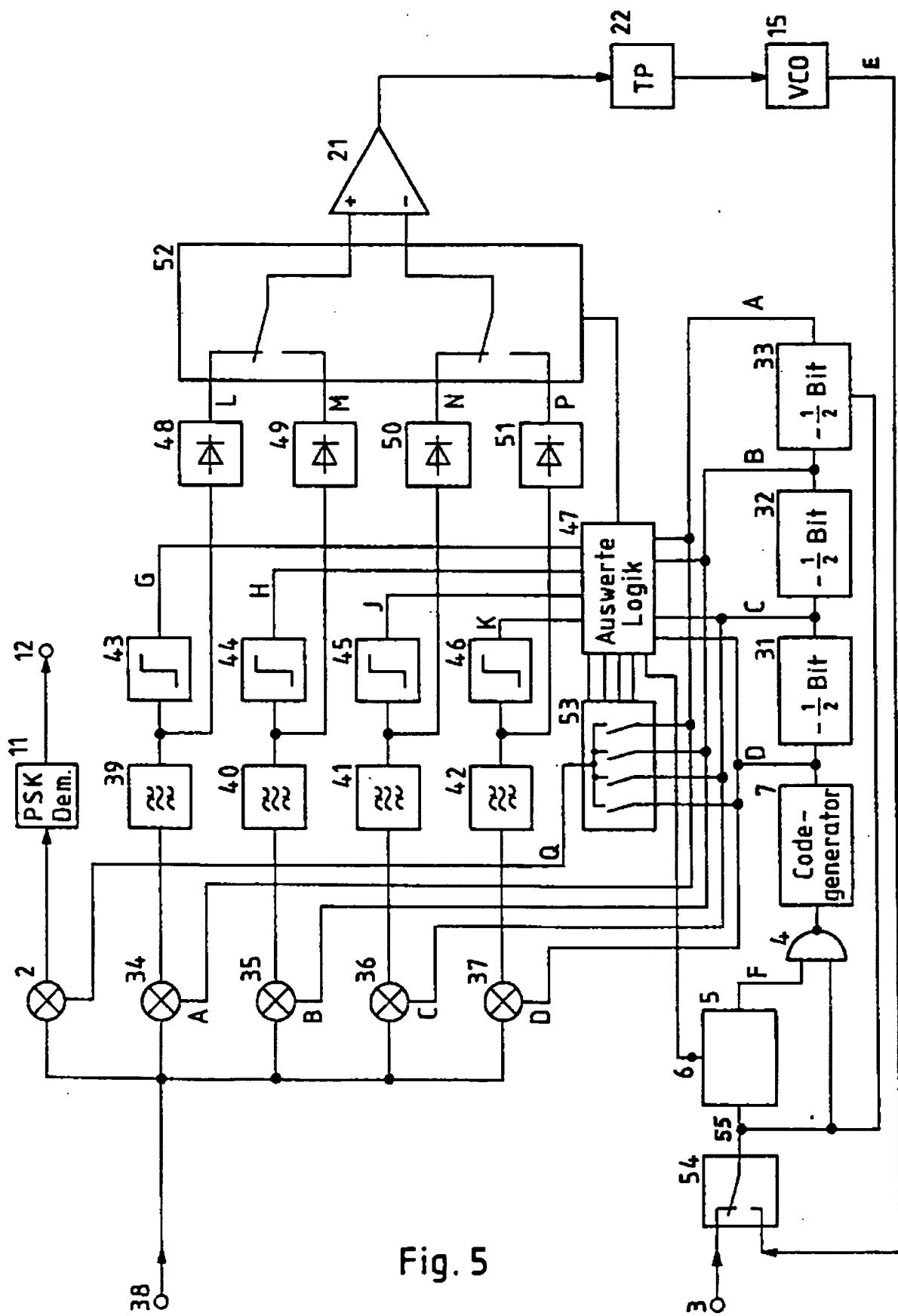


Fig. 5

8K 87/70

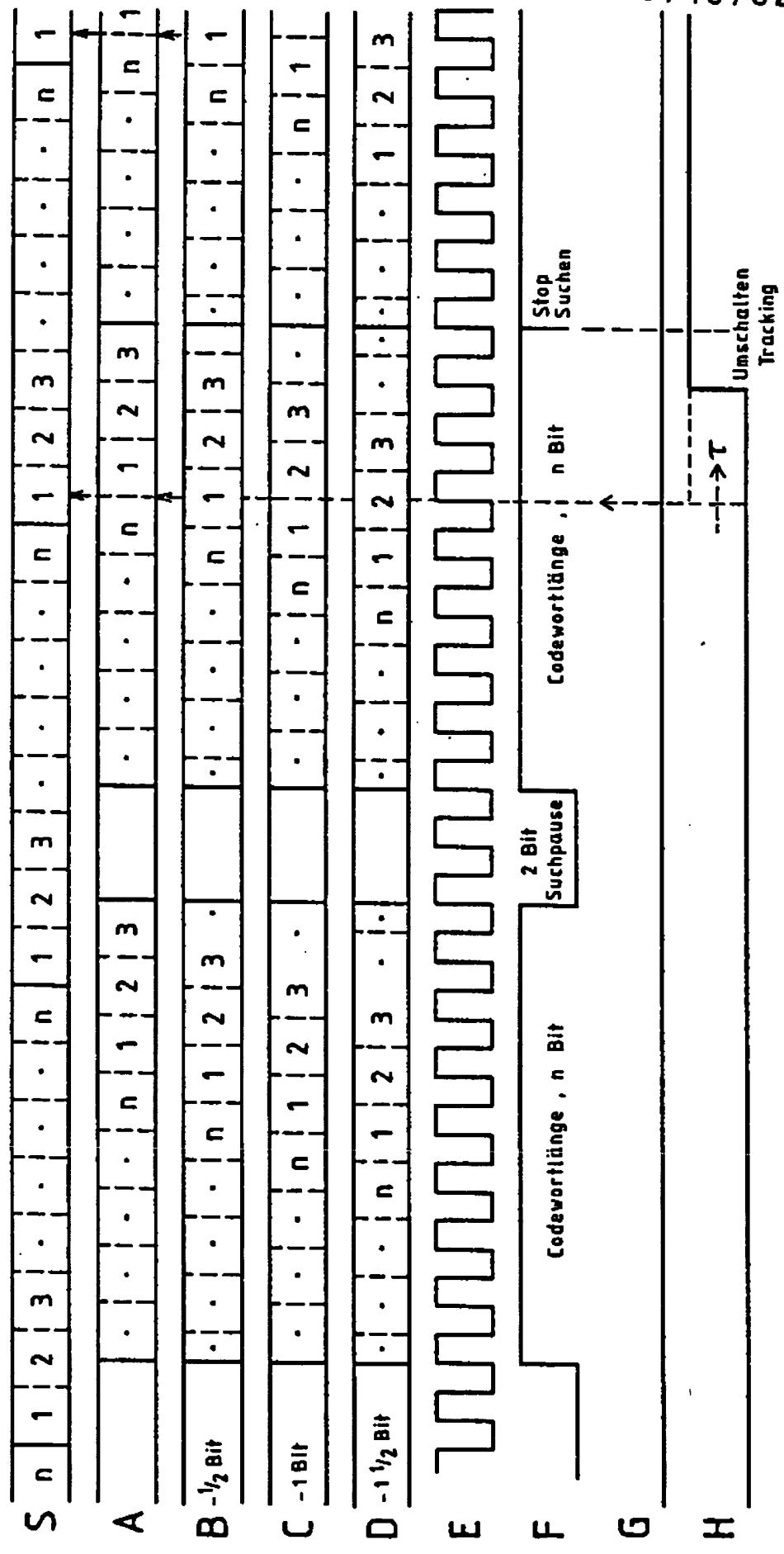


Fig. 6

Fig. 6

15*

3743732